

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Docket No. 211895US8

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Mikihiro YOKOZEKI, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: SEMICONDUCTOR LASER DEVICE AND METHOD OF FABRICATING SAME

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	2000-228485	July 28, 2000
JAPAN	2001-173898	June 8, 2001

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)

BDL:CDW:brf
f:\atty\cdw\211895US8\Req Prior.wpd

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Bradley D. Lytle
Registration No. 40,073

Christopher D. Ward
Registration No. 41,367

James D. Hamilton
Registration No. 28,421

1c996 U.S. PTO
09/915385
07/27/01

#2/ Priority
paper
2/4/02
Hayes

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC996 U.S. PRO
09/915385
07/27/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 7月28日

出 願 番 号

Application Number:

特願2000-228485

出 願 人

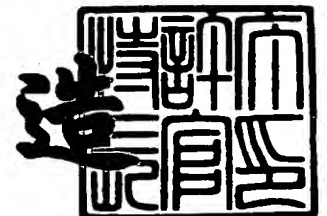
Applicant(s):

古河電気工業株式会社

2001年 6月15日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3056466

【書類名】 特許願

【整理番号】 990906

【提出日】 平成12年 7月28日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 21/306

【発明の名称】 半導体レーザ素子及びその作製方法

【請求項の数】 4

【発明者】

【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

【氏名】 横関 弥樹博

【発明者】

【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

【氏名】 岩井 則広

【発明者】

【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

【氏名】 粕川 秋彦

【特許出願人】

【識別番号】 000005290

【氏名又は名称】 古河電気工業株式会社

【代表者】 古河 潤之助

【代理人】

【識別番号】 100096231

【弁理士】

【氏名又は名称】 稲垣 清

【選任した代理人】

【識別番号】 100095821

【弁理士】

【氏名又は名称】 大澤 斌

【選任した代理人】

【識別番号】 100095326

【弁理士】

【氏名又は名称】 畑中 芳実

【手数料の表示】

【予納台帳番号】 029388

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9305593

【包括委任状番号】 9116689

【包括委任状番号】 9302325

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ素子及びその作製方法

【特許請求の範囲】

【請求項 1】 レーザ構造を構成する化合物半導体積層体内に、第 1 の化合物半導体層と、第 1 の化合物半導体層下に第 1 の化合物半導体層とは異なる化合物半導体層からなるエッチングストップ層とを備え、第 1 の化合物半導体層をエッチングする際に、エッチングストップ層によってエッチング深さを制御することにより作製される半導体レーザ素子において、

第 1 化合物半導体層とエッチングストップ層との間に、第 1 の化合物半導体層及びエッチングストップ層の双方と異なる第 2 の化合物半導体層が介在していることを特徴とする半導体レーザ素子。

【請求項 2】 第 1 の化合物半導体層が少なくとも A 1 を含む化合物半導体層であり、エッチングストップ層が少なくとも P を含む化合物半導体層であり、第 2 の化合物半導体層が A 1 及び P の双方を含まない化合物半導体層であることを特徴とする請求項 1 に記載の半導体レーザ素子。

【請求項 3】 半導体レーザ素子を構成する化合物半導体積層体の一部として、化合物半導体からなるエッチングストップ層、続いてエッチングストップ層上にエッチングストップ層とは組成の異なる第 1 の化合物半導体層を成膜し、次いで第 1 の化合物半導体層をエッチングする際に、エッチングストップ層によってエッチング深さを制御することにより、半導体レーザ素子を作製する方法であって、

エッチングストップ層を成膜した後、第 1 の化合物半導体層及びエッチングストップ層の双方と異なる第 2 の化合物半導体層を成膜する工程と、

第 2 の化合物半導体層上に第 1 の化合物半導体層を成膜する工程と、

次いで、エッチングストップ層まで、第 1 の化合物半導体層及び第 2 の化合物半導体層をエッチングする工程と

を有することを特徴とする半導体レーザ素子の作製方法。

【請求項 4】 上記エッチングストップ層（以下、第 1 のエッチングストップ層と言う）を下地層上に成膜する前に、下地層上に第 1 のエッチングストップ

層に対してエッチング選択性を有する化合物半導体層からなる第2のエッチングストップ層を成膜する工程を有し、

第2のエッチングストップ層をエッチングストップ層として、第1のエッチングストップ層をエッチングする工程を有することを特徴とする請求項3に記載の半導体レーザ素子の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体レーザ素子及びその作製方法に関し、更に詳細には、レーザ特性が良好で信頼性の高い半導体レーザ素子、例えば980nm帯の内部狭窄型（セルフアライン・ストラクチャー、以下、SASと言う）半導体レーザ素子として最適な半導体レーザ素子及びその作製方法に関するものである。

【0002】

【従来の技術】

エルビウム・ドープド・光ファイバ増幅器（EDFA）システムの励起光源に用いられる高出力半導体レーザ素子として、980nm帯のSAS半導体レーザ素子が注目されており、その研究開発が進展している。

内部ストライプ構造であるSAS半導体レーザ素子を作製する過程には、電流ブロッキング構造を形成する際、n-電流ブロッキング層を成膜した後、成膜したn-電流ブロッキング層をストライプ状にエッチングして、次いでp-クラッド層を成膜する工程がある。

【0003】

レーザ特性の良好なSAS半導体レーザ素子を作製するには、エッチング工程で、エッチング深さを厳密に制御して被エッチング層のみをエッチングし、被エッチング層下の下地層をオーバーエッチングしないようにすることが、極めて重要である。

通常、エッチングレート、或いはエッチング時間を制御することにより、エッチング深さを調整しているが、正確な深さに調整することは難しい。そこで、エッチング深さを正確に制御するために、被エッチング層の下にエッチングストッ

ブ層を成膜し、エッチングの進行を自動的にエッチングストップ層の表面で停止させることが多い。

エッチングストップ層は、エッチングガス又はエッチャント等のエッチング媒体に対して被エッチング層に比べてエッチングレートが著しく低い物質層、つまりエッチング選択性を有する物質層であって、被エッチング層の下にエッチングストップ層を成膜することにより、エッチングレートの違いによって、エッチングの進行がエッチングストップ層で自動的に停止する。

【0004】

電流ブロッキング層のエッチングの深さを厳密に制御することが必要なSAS半導体レーザ素子等の作製、特にEDFAシステムの励起光源として注目されている高出力の980nm帯のSAS半導体レーザ素子の作製では、エッチングストップ層が必要不可欠である。

【0005】

980nm帯SAS半導体レーザは、GaAs基板上に、活性層としてInGaAs層を、クラッド層としてAlGaAs層を備えている。

作製に際しては、n-GaAs基板上に、n-AlGaAsクラッド層、InGaAs活性層、p-AlGaAsクラッド層、n-AlGaAs電流ブロッキング層、n-GaAsキャップ層等を積層し、次いでn-GaAsコンタクト層及びn-AlGaAs電流ブロッキング層をエッチングして、p-AlGaAsクラッド層を露出させる際、エッチングストップ層としてAlGaAs層に対してエッチング選択性を有し、かつGaAs基板に格子整合する $\text{In}_{0.49}\text{Ga}_{0.51}\text{P}$ 層が用いられることが多い。

また、必要に応じ、n-AlGaAsクラッド層とInGaAs活性層の間、及び活性層とp-AlGaAsクラッド層との間に、ノンドープのAlGaAsからなるSCH層を設けた構造も提案されている。

更に、一層のエッチングストップ層の改良案として、2層構造のエッチングストップ層を設ける方法も、提案されている。

【0006】

ここで、図3及び図4を参照して、980nm帯のSAS半導体レーザ素子を

作製する従来の方法を説明する。図3及び図4(a)から(c)は、それぞれ、980nm帯のSAS半導体レーザ素子を作製するに当たり、従来の方法によって積層構造をエッチングする際の工程毎の断面図である。

本方法では、GaAs層及びAlGaAs電流ブロッキング層をエッチングする際に、2層構造のエッチングストップ層を用いている。

まず、図3に示すように、n-GaAs基板12上に、n-Al_{0.3}Ga_{0.7}Asクラッド層14、Al_{0.2}Ga_{0.8}AsSCH層16、GaAs_{0.9}P_{0.1}バリア層18、In_{0.2}Ga_{0.8}As活性層20、GaAs_{0.9}P_{0.1}バリア層22、及び、Al_{0.2}Ga_{0.8}AsSCH層24を、順次、積層する。

更に、Al_{0.2}Ga_{0.8}AsSCH層24上に、p-Al_{0.3}Ga_{0.7}Asクラッド層26、膜厚10nmのp-GaAs第1エッチングストップ層28、膜厚10nmのn-In_{0.49}Ga_{0.51}P第2エッチングストップ層30、膜厚200nmのn-Al_{0.35}Ga_{0.65}As電流ブロッキング層32、及びp-GaAsキャップ層34の積層構造を形成する。

【0007】

SAS半導体レーザ素子を作製するためには、n-Al_{0.35}Ga_{0.65}As電流ブロッキング層32、p-GaAsキャップ層34のみをストライプ状にエッチングする必要がある。

そこで、p-GaAsキャップ層34及びn-Al_{0.35}Ga_{0.65}As電流ブロッキング層32をエッチングするためには、図3に示すように、エッチングマスク36を形成する。

【0008】

続いて、エッチャントとして、n-In_{0.49}Ga_{0.51}P第2エッチングストップ層30に対してエッチング選択性を示す酒石酸やクエン酸等のエッチング液を用いて、図4(a)に示すように、p-GaAsキャップ層34及びn-Al_{0.35}Ga_{0.65}As電流ブロッキング層32をエッチングする。エッチングの進行を、n-In_{0.49}Ga_{0.51}P第2エッチングストップ層30で停止させた後、エッチングマスク36をエッチング除去する。

次に、エッチャントとして、p-GaAs第1エッチングストップ層28に対

してエッチング選択性を示す塩酸系エッチャント ($\text{HCl} : \text{H}_2\text{PO}_4 = 1 : 3$) を用いて、図4 (b) に示すように、 $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30をエッチングして、除去する。エッチングの進行は、 p-GaAs 第1エッチングストップ層28で停止する。

【0009】

次いで、図4 (c) に示すように、 p-GaAs キャップ層34及び p-GaAs 第1エッチングストップ層28上に、 $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層38及び p-GaAs キャップ層34を再成長させる。

これにより、980nm帯のSAS半導体レーザ素子のレーザ構造40を作製することができる。

【0010】

【発明が解決しようとする課題】

しかし、上述した従来の方法によって980nm帯のSAS半導体レーザ素子を作製した際、 $\text{p-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30と $\text{n-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32との界面に双方の組成とは異なる組成の中間層が形成されることにより、 $\text{p-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30の耐性が低下し、 $\text{n-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層26が再成長表面にさらされる。その結果、例えば、動作電圧及びしきい値が著しく高いという問題があった。

つまり、そのレーザ特性及び信頼性が実用的に必ずしも満足できるレベルではなく、更なる改良が要望されていた。

【0011】

上述の説明では、980nm帯のSAS半導体レーザ素子を作製する際の2層構造のエッチングストップ層の問題点を例に上げて、被エッチング層とエッチングストップ層との間の問題点を説明しているが、この問題は2層構造のエッチングストップ層に限らず、また、980nm帯のSAS半導体レーザ素子の作製の際に限らず、被エッチング層とエッチングストップ層との間に起こる問題である。

半導体レーザ素子を作製する際、化合物半導体層をエッチングして、所望の形

状に加工することが多く、例えば、リッジの形成では、化合物半導体層の積層構造の上部をエッチングし、また、回折格子の形成等では、一つの化合物半導体層をエッチングする。この場合でも、被エッチング層の下にエッチングストップ層が形成されている場合には、上述の例と同じ問題が生じる。

【 0 0 1 2 】

そこで、本発明の目的は、化合物半導体層からなるエッチングストップ層によってその上の化合物半導体層のエッチング深さを制御することにより作製した半導体レーザ素子であっても、レーザ特性及び信頼性の良好な半導体レーザ素子を提供すること、更にそのような半導体レーザ素子の作製方法を提供することである。

【 0 0 1 3 】

【課題を解決するための手段】

本発明者は、上述した従来の方法によって作製した 980 nm 帯の S A S 半導体レーザ素子のレーザ特性及び信頼性が好ましくない原因を調べ、次のことを見出した。

$p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 30 上に $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 32 を成長させると、図 5 (a) に示すように、その界面に、第 2 エッチングストップ層 30 と電流ブロッキング層 32 の構成原子が複雑に混ざった不均一な組成の中間層 31 が形成される。その中間層 31 では、エッチングレートも不均一になるので、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 32 をエッチングした際、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 30 の表面が不均一にエッチングされ、荒れた表面になる。

そのため、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 30 が 10 nm 以下と薄い場合には、図 5 (b) に示すように、 $p\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 30 に局所的に穴が開いてしまい、その下の $p\text{-GaAs}$ 第 1 エッチングストップ層 28 及び $p\text{-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層 26 までエッチングされてしまう。

【 0 0 1 4 】

また、 $p\text{-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層 26、すなわち Al 系材料が再成長

界面に露出していると、Al材料の表面酸化が起こるために、 $p\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ クラッド層38を再成長させる時に結晶欠陥が発生する。そのために、SAS半導体レーザ素子のレーザ特性及び信頼性が低下する。

例えば、表面に露出した $p\text{-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層26上に、 $p\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ クラッド層38を再成長させて、SAS半導体レーザ素子を作製し、レーザ特性を評価したところ、動作電圧及びしきい値が著しく高くなった。

【0015】

また、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32/ $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30の界面に中間層が形成されていると、 $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30をエッチングして取り除く際、中間層周りの $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30が局所的に除去し難くなるという問題もあった。

【0016】

そこで、本発明者は、電流ブロッキング層32と第2エッチングストップ層30との間に電流ブロッキング層32及び第2エッチングストップ層30の双方と異なる化合物半導体層、例えばGaAs層を挿入することにより、電流ブロッキング層32と第2エッチングストップ層30とを離間して、中間層の生成を防止し、これにより、第2エッチングストップ層30のエッチング耐性を向上させることを着想し、実験を重ねて本発明を発明するに到った。

【0017】

上記目的を達成するために、上述した知見に基づいて、本発明に係る半導体レーザ素子は、レーザ構造を構成する化合物半導体積層体内に、第1の化合物半導体層と、第1の化合物半導体層下に第1の化合物半導体層とは異なる化合物半導体層からなるエッチングストップ層とを備え、第1の化合物半導体層をエッチングする際に、エッチングストップ層によってエッチング深さを制御することにより作製される半導体レーザ素子において、

第1化合物半導体層とエッチングストップ層との間に、第1の化合物半導体層及びエッチングストップ層の双方と異なる第2の化合物半導体層が介在している

ことを特徴としている。

【0018】

本発明で、第1の化合物半導体層及びエッチングストップ層の膜厚には制約はないが、第2の化合物半導体層の膜厚は、0.3nm以上である。0.3nm以下では、本発明の効果が乏しいからである。

本発明では、被エッチング層である第1の化合物半導体層と、エッチングストップ層との間に、被エッチング層及びエッチングストップ層とは異なる第2の化合物半導体層を介在させて、中間層の生成を防止することにより、エッチングストップ層のエッチング耐性を向上させることができる。

本発明で中間層とは、第1の化合物半導体層及びエッチングストップ層とは異なる材料であって、第1の化合物半導体層及びエッチングストップ層の構成原子が複雑に混ざった不均一な組成の層を言う。

【0019】

本発明及び後述の本発明方法は、上述の中間層が被エッチング層とエッチングストップ層との間に形成され易い、被エッチング層とエッチングストップ層との組み合わせの場合に好適に適用できる。

【0020】

好適には、第2の化合物半導体層は、第1の化合物半導体層及びエッチングストップ層の双方の材料と相互に異なる材料で、しかも基板と格子整合する材料を有する。

AlGaAs層の被エッチング層と、InGaP層のエッチングストップ層との組み合わせを有する980nmのSAS半導体レーザ素子に好適な本発明の実施態様では、第1の化合物半導体層が少なくともAlを含む化合物半導体層であり、エッチングストップ層が少なくともPを含む化合物半導体層であり、第2の化合物半導体層がAl及びPの双方を含まない化合物半導体層である。

【0021】

本発明に係る半導体レーザ素子の作製方法は、半導体レーザ素子を構成する化合物半導体積層体の一部として、化合物半導体からなるエッチングストップ層、続いてエッチングストップ層上にエッチングストップ層とは組成の異なる第1の

化合物半導体層を成膜し、次いで第1の化合物半導体層をエッチングする際に、エッチングストップ層によってエッチング深さを制御することにより、半導体レーザー素子を作製する方法であって、

エッチングストップ層を成膜した後、第1の化合物半導体層及びエッチングストップ層の双方と異なる第2の化合物半導体層を成膜する工程と、

第2の化合物半導体層上に第1の化合物半導体層を成膜する工程と、

次いで、エッチングストップ層まで、第1の化合物半導体層及び第2の化合物半導体層をエッチングする工程と

を有することを特徴としている。

【0022】

更に、2層構造のエッチングストップ層を設けるとときには、上記エッチングストップ層（以下、第1のエッチングストップ層と言う）を下地層上に成膜する前に、下地層上に第1のエッチングストップ層に対してエッチング選択性を有する化合物半導体層からなる第2のエッチングストップ層を成膜する工程を有し、

第2のエッチングストップ層をエッチングストップ層として、第1のエッチングストップ層をエッチングする工程を有する。

【0023】

本発明方法では、被エッチング層とエッチングストップ層との間に第2の化合物半導体層を介在させて、中間層の生成を防止することにより、エッチングストップ層のエッチングストップ耐性を高め、エッチングストップ層を用いた半導体層の選択エッチングの制御性を向上させている。

【0024】

【発明の実施の形態】

以下に、実施形態例を挙げ、添付図面を参照して、本発明の実施の形態を具体的かつ詳細に説明する。

半導体レーザー素子の実施形態例

本実施形態例は、本発明に係る半導体レーザー素子を980nm帯のSAS半導体レーザー素子に適用した実施形態の一例であって、図1は本実施形態例のSAS半導体レーザー素子の構成を示す断面図である。

本実施形態例の S A S 半導体レーザ素子 5 0 は、図 1 に示すように、 $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 と、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 との間に、膜厚 5 nm の $n\text{-GaAs}$ 層 5 2 が介在していることを除いて、従来の S A S 半導体レーザ素子 4 0 と同じ構成を備えている。

尚、S A S 半導体レーザ素子 5 0 には、 $p\text{-GaAs}$ キャップ層 3 4 上に p 側電極 5 4、及び $n\text{-GaAs}$ 基板 1 2 の裏面には n 側電極 5 6 が、それぞれ、形成されている。

【0025】

本実施形態例の S A S 半導体レーザ素子 5 0 では、 $n\text{-GaAs}$ 層 5 2 が介在することによって、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 とが相互に離間しているので、従来のように、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 との界面が形成されることもなく、従って、多種原子が不均一に混ざり合った中間層が界面に形成されることもない。

尚、中間層が形成されていないことは、透過型電子顕微鏡で確認することができ、また、本実施形態例の S A S 半導体レーザ素子 5 0 の動作電圧及びしきい値は、 $n\text{-GaAs}$ 層 5 2 を介在させていない S A S 半導体レーザ素子に比べ大幅に低くなった。

【0026】

半導体レーザ素子の作製方法の実施形態例

本実施形態例は、本発明に係る半導体レーザ素子の作製方法を上述の S A S 半導体レーザ素子 5 0 の作製に適用した際の実施形態の一例である。図 2 (a) から (c) は、本実施形態例の方法に従って S A S 半導体レーザ素子を作製した際の工程毎の断面図である。

前述した従来の方法と同様にして、先ず、図 2 (a) に示すように、 $n\text{-GaAs}$ 基板 1 2 上に、 $n\text{-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層 1 4、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ SCH 層 1 6、 $\text{GaAs}_{0.9}\text{P}_{0.1}$ バリア層 1 8、 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 活性層 2 0、 $\text{GaAs}_{0.9}\text{P}_{0.1}$ バリア層 2 2、及び、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ SCH 層 2 4 を

、順次、積層する。

【0027】

更に、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ SCH層24上に、 $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層26、膜厚10nmの p-GaAs 第1エッチングストップ層28、膜厚10nmの $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30、膜厚5nmの GaAs 層52、膜厚200nmの $\text{n-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32、及び p-GaAs キャップ層34の積層構造を形成する。

次いで、図2(a)に示すように、 p-GaAs キャップ層34、 $\text{n-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32をエッチングするためには、エッチングマスク36を形成する。

【0028】

続いて、エッチャントとして、 $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30に対してエッチング選択性を示す酒石酸やクエン酸等のエッチング液を用いて、図2(b)に示すように、 p-GaAs キャップ層34、 $\text{n-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32、及び n-GaAs 層52をエッチングする。エッチングの進行を、 $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30で停止させた後、エッチングマスク36を除去する。

次に、エッチャントとして、 p-GaAs 第1エッチングストップ層28に対してエッチング選択性を示す塩酸系エッチャント($\text{HCl}:\text{H}_2\text{PO}_4=1:3$)を用いて、図2(c)に示すように、 $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30をエッチングして、除去する。

【0029】

次いで、 p-GaAs キャップ層34及び露出した p-GaAs 第1エッチングストップ層28上に、 $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 電流クラッド層38及び p-GaAs キャップ層34を再成長させる。

次いで、p側電極54を p-GaAs キャップ層34上に形成し、 n-GaAs 基板12の裏面にn側電極56を形成することにより、図1に示すように、980nm帯のSAS半導体レーザ素子のレーザ構造50を作製することができる。

【 0 0 3 0 】

本実施形態例方法では、 $n\text{-GaAs}$ 層 5 2 が介在することによって、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 とが相互に離間しているので、従来のように、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 との界面が形成されることもなく、従って、多種原子が不均一に混ざり合った中間層が界面に形成されることもない。

従って、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 をエッチングした際、従来のように、表面荒れが $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 に生じるようなこともない。

【 0 0 3 1 】

また、従来のように、中間層の形成によって、 $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 の組成が局所的に揺らいで、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層 3 2 をエッチングする際、全層にわたって均一な膜厚で存在することが難しくなるようなこともないので、第 2 エッチングストップ層 3 0 のエッチングストップ耐性が向上し、仮に第 2 エッチングストップ層 3 0 の膜厚が 10 nm 以下であっても、エッチングされて、局所的に孔が開くようなこともない。

実際に、エッチングストップ耐性が向上し、表面荒れの無い再成長界面が得られることを反射型電子顕微鏡の観察で確認することができた。

【 0 0 3 2 】

更には、 $n\text{-GaAs}$ 層 5 2 を挿入することにより、中間層の生成が防止されるので、 $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第 2 エッチングストップ層 3 0 をエッチングする際、従来のように、中間層が生成しているために、第 2 エッチングストップ層 3 0 を円滑にエッチングすることが難しいという問題もない。

本実施形態例の方法に従って作製した SAS 半導体レーザ素子のレーザ特性を測定したところ、動作電圧及びしきい値は、 GaAs 層を介在させていないために表面に $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層が表面に露出した従来の SAS 半導体レーザ素子に比べ大幅に低くなった。

【 0 0 3 3 】

本実施形態例の効果は、AlGaAs層の被エッチング層と、InGaP層のエッチングストップ層との組み合わせだけではなく、他の系の組み合わせにも応用が可能である。

つまり、不均一な組成の中間層が形成され易い他の材料系の半導体層同士の界面に中間層の形成を防止する第2の化合物半導体層を挿入することによって、エッチングストップ層のエッチング耐性を向上させることができる。

【 0 0 3 4 】

【発明の効果】

本発明によれば、エッチングストップ層によってエッチング深さを制御しつつ第1の化合物半導体層をエッチングすることにより作製される半導体レーザ素子において、第1化合物半導体層とエッチングストップ層との間に、第1の化合物半導体層及びエッチングストップ層の双方と異なる第2の化合物半導体層を介在させることにより、エッチングストップ層のエッチング耐性を向上させることができ、レーザ特性が良好で信頼性の高い半導体レーザ素子を実現することができる。

本発明方法によれば、第1の化合物半導体層とエッチングストップ層との間に、第2の化合物半導体層を挿入することにより、エッチングストップ層の耐性を向上させ、半導体レーザ作製プロセスにおけるエッチング制御の精度を向上させることができる。

【図面の簡単な説明】

【図1】

実施形態例のSAS半導体レーザ素子の構成を示す断面図である。

【図2】

図2(a)から(c)は、それぞれ、実施形態例の方法に従ってSAS半導体レーザ素子を作製した際の工程毎の断面図である。

【図3】

980nm帯のSAS半導体レーザ素子を作製するに当たり、従来の方法によって積層構造をエッチングする際の工程毎の断面図である。

【図4】

図4 (a) から (c) は、それぞれ、図3に続いて、980nm帯のSAS半導体レーザ素子を作製するに当たり、従来の方法によって積層構造をエッチングする際の工程毎の断面図である。

【図5】

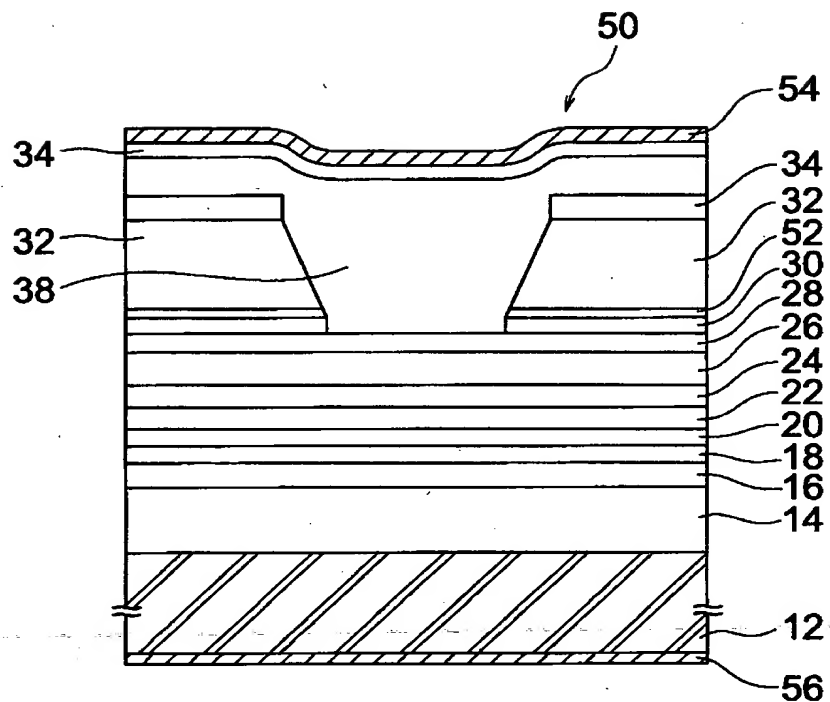
図5 (a) 及び (b) は、それぞれ、エッチングストップ層をエッチング制御に使った従来のエッチング方法の問題点を説明する模式的断面図である。

【符号の説明】

- 12 n-GaAs 基板
- 14 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層
- 16 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ SCH層
- 18 $\text{GaAs}_{0.9}\text{P}_{0.1}$ バリア層
- 20 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 活性層
- 22 $\text{GaAs}_{0.9}\text{P}_{0.1}$ バリア層
- 24 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ SCH層
- 26 $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層
- 28 p-GaAs 第1エッチングストップ層
- 30 $\text{n-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層
- 32 $\text{n-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層
- 34 p-GaAs キャップ層
- 38 $\text{p-Al}_{0.3}\text{Ga}_{0.7}\text{As}$ クラッド層
- 50 実施形態例の980nm帯のSAS半導体レーザ素子
- 52 GaAs 層
- 54 p側電極
- 56 n側電極
- 36 エッチングマスク
- 40 980nm帯のSAS半導体レーザ素子のレーザ構造

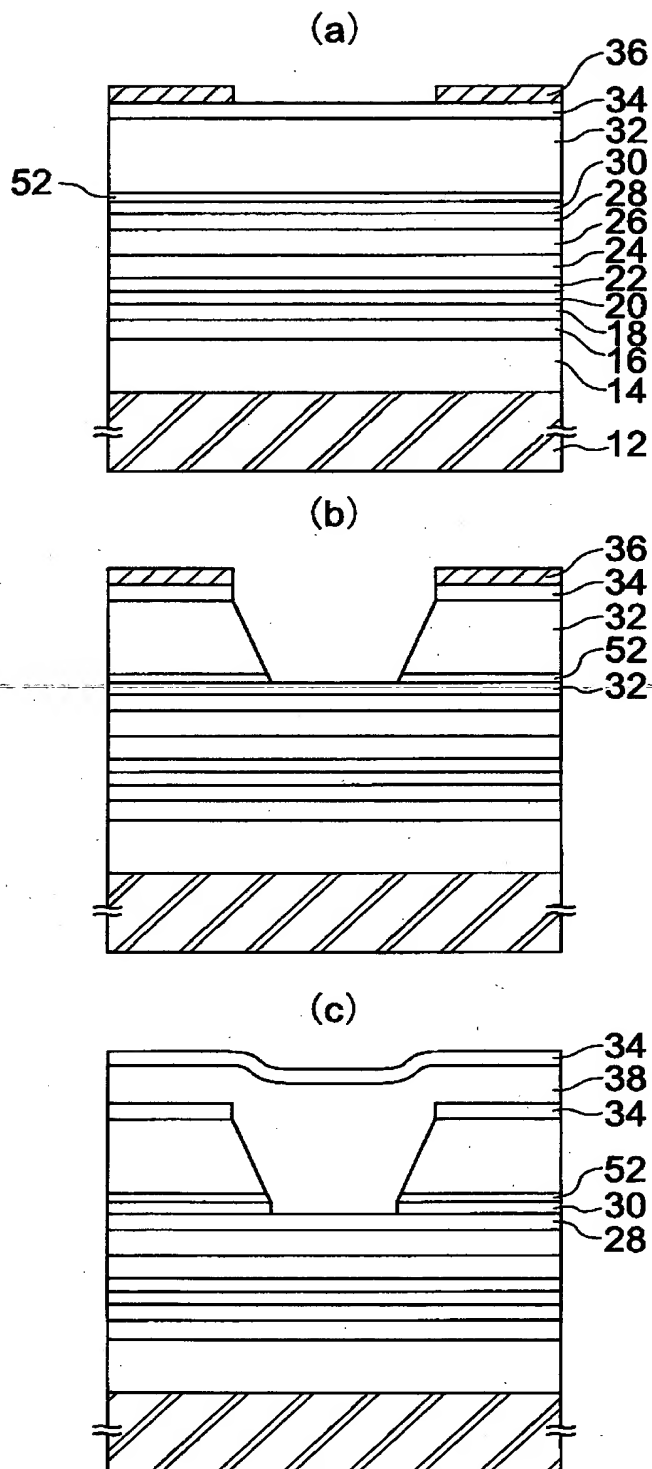
【書類名】 図面

【図 1】

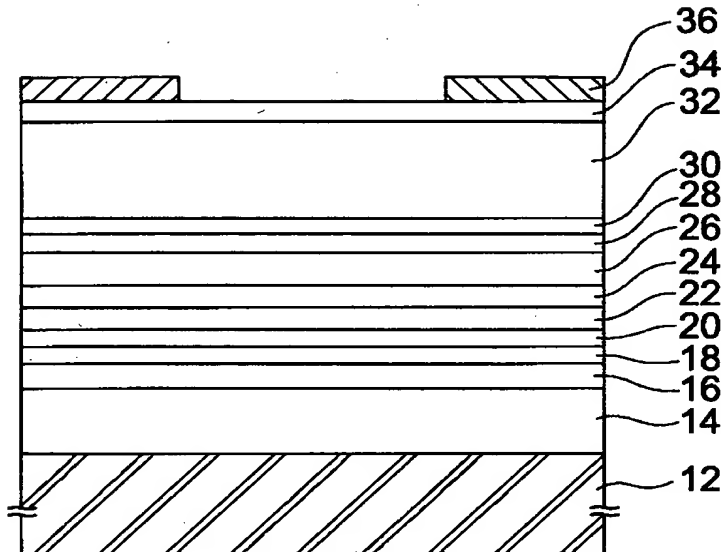


- 12 n-GaAs基板
- 14 n-A_{10.3}Ga_{0.7}Asクラッド層
- 16 A_{10.2}Ga_{0.8}AsSCH層
- 18 GaAs_{0.9}P_{0.1}バリア層
- 20 In_{0.2}Ga_{0.8}As活性層
- 22 GaAs_{0.9}P_{0.1}バリア層
- 24 A_{10.2}Ga_{0.8}AsSCH層
- 26 p-A_{10.3}Ga_{0.7}Asクラッド層
- 28 p-GaAs第1エッチングストップ層
- 30 n-In_{0.49}Ga_{0.51}P第2エッチングストップ層
- 32 n-A_{10.35}Ga_{0.65}As電流ブロッキング層
- 34 p-GaAsキャップ層
- 38 p-A_{10.3}Ga_{0.7}Asクラッド層
- 50 実施形態例の980nm帯のSAS半導体レーザ素子
- 52 n-GaAs層
- 54 p側電極
- 56 n側電極

【図 2】

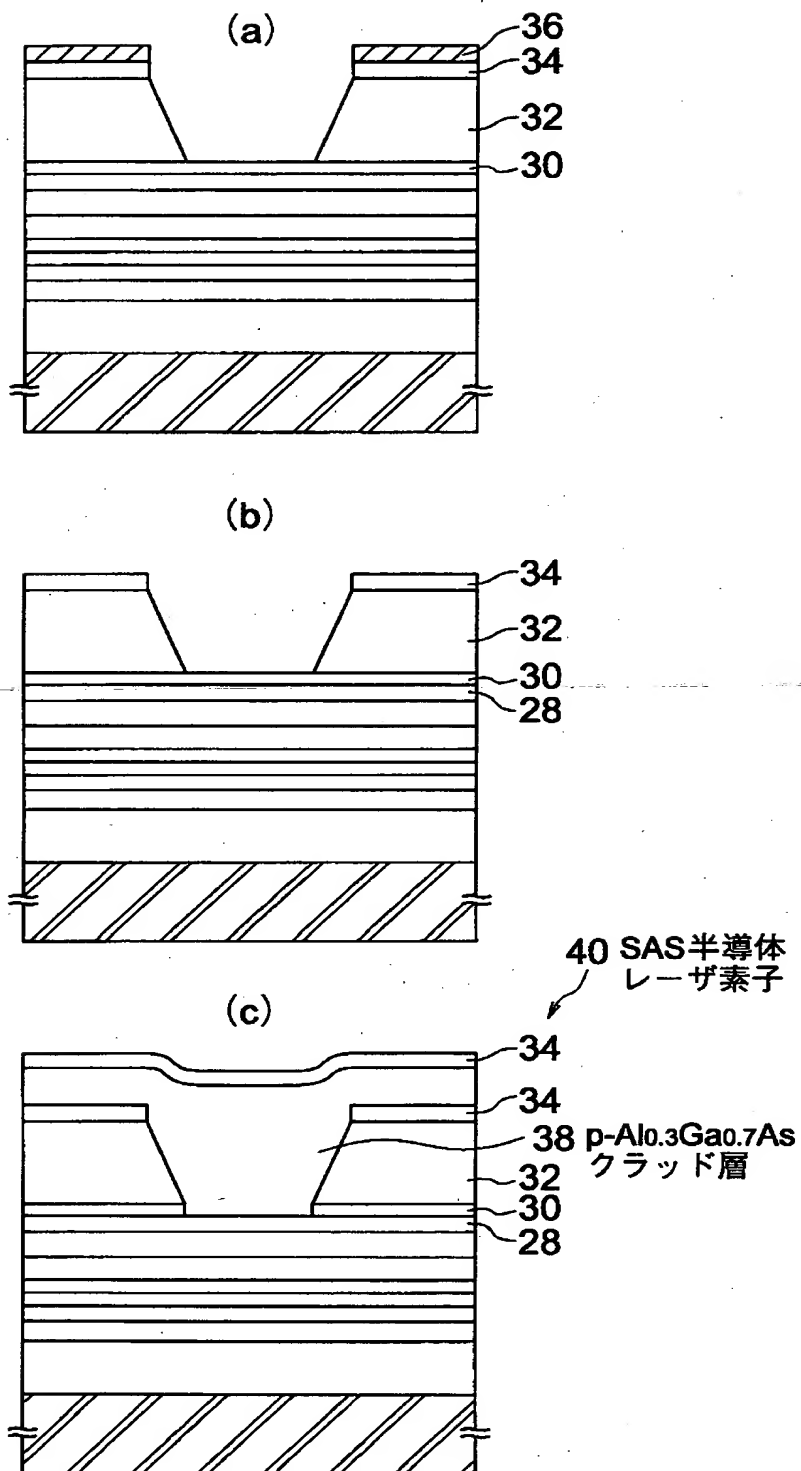


【図3】

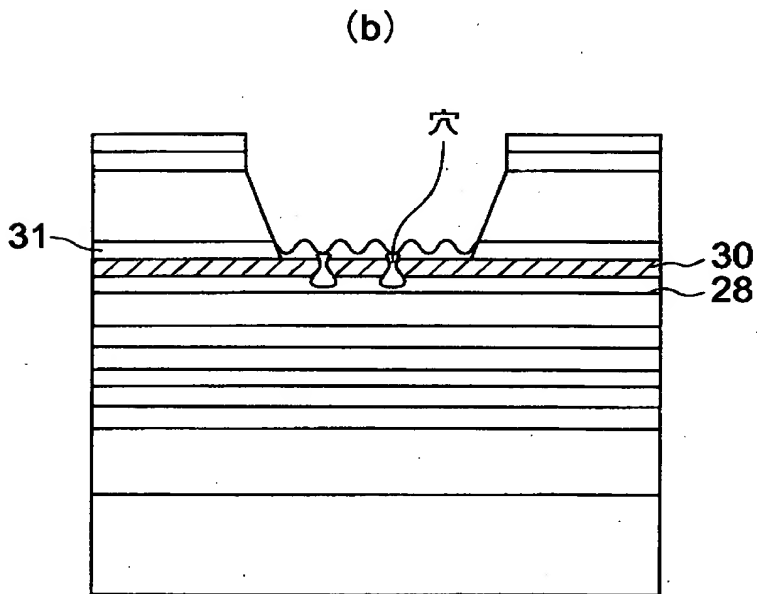
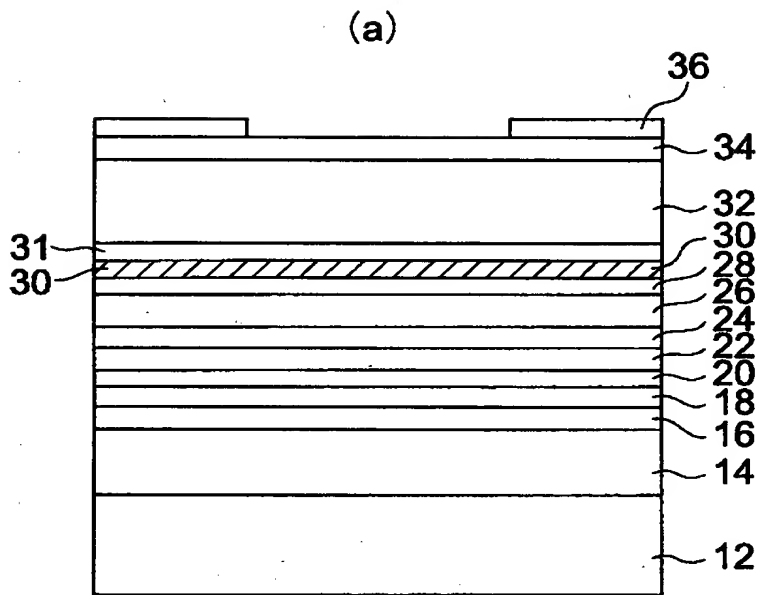


- 12 n-GaAs基板
- 14 n-A_{10.3}Ga_{0.7}Asクラッド層
- 16 A_{10.2}Ga_{0.8}AsSCH層
- 18 GaAs_{0.9}P_{0.1}バリア層
- 20 In_{0.2}Ga_{0.8}As活性層
- 22 GaAs_{0.9}P_{0.1}バリア層
- 24 A_{10.2}Ga_{0.8}AsSCH層
- 26 p-A_{10.3}Ga_{0.7}Asクラッド層
- 28 p-GaAs第1エッチングストップ層
- 30 n-In_{0.49}Ga_{0.51}P第2エッチングストップ層
- 32 n-A_{10.35}Ga_{0.65}As電流ブロッキング層
- 34 p-GaAsキャップ層
- 36 エッチングマスク

【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 レーザ特性及び信頼性の良好な半導体レーザ素子を提供する。

【解決手段】 本SAS半導体レーザ素子50は、 $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30と、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32との間に、膜厚10nmの $n\text{-GaAs}$ 層52が介在していることを除いて、従来の2層エッチングストップ層構造のSAS半導体レーザ素子と同じ構成を備えている。 $n\text{-GaAs}$ 層52が介在することによって、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30とが相互に離間しているので、従来のように、 $n\text{-Al}_{0.35}\text{Ga}_{0.65}\text{As}$ 電流ブロッキング層32と $n\text{-In}_{0.49}\text{Ga}_{0.51}\text{P}$ 第2エッチングストップ層30との界面が形成されることもなく、従って、多種原子が不均一に混ざり合った中間層が界面に形成されることもない。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005290]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目6番1号
氏 名 古河電気工業株式会社